

基于 SystemVerilog DPI 的 ARM SoC 虚拟调试验证平台的设计

虞致国, 魏敬和

(中国电子科技集团公司 第五十八研究所, 江苏 无锡 214035)

摘 要: 提出和实现了一种基于 SystemVerilog 直接编程接口(DPI)的 SoC 调试系统验证平台. 该平台利用 DPI 将 GDB 调试器和目标芯片的验证 Testbench 集成在一起, 实现了 ARM7 SoC 调试系统的 RTL 级调试验证. 验证平台能够在 FPGA 原型验证之前发现和定位调试系统的错误点, 缩短验证周期和提高验证效率.

关键词: 调试系统; SystemVerilog DPI; 虚拟验证平台; 系统芯片; JTAG

中图分类号: TP31

文献标识码: A

文章编号: 1000-7180(2009)11-0117-03

Design of Virtual Verification Platform for ARM SOC Based on SystemVerilog DPI

YU Zhi-guo, WEI Jing-he

(The 58th Research Institute of CETC, Wuxi 214035, China)

Abstract A verification platform for SoC debug system based on SystemVerilog direct programming interface (DPI) is presented and implemented. The platform integrates software debugger GDB and the verification Testbench for target device to debug the debug system of ARM7 SoC when the design is in RTL-level phase. With the platform, the problems or errors in debug system can be found and located before FPGA prototype verification. The efficiency of debug system verification can be improved by using the platform.

Key words: debug system; SystemVerilog DPI; virtual verification platform; SoC; JTAG

1 引言

在基于 ARM7 核的 SOC 开发过程中, 调试系统的验证非常重要^[1]. 由于没有相应的 RTL 验证环境, 调试系统的验证一般是在 FPGA 原型验证阶段进行, 并借助于一些逻辑分析仪对仿真波形进行采样分析, 延长了验证时间和降低了验证效率^[2]. System Verilog^[3] 是 Verilog 语言的高层次扩展和增强, 具备了更好的抽象结构层次的设计建模能力, 目前已成为 IEEE 标准.

文中基于 SystemVerilog DPI 和 GNU 的 GDB 调试器, 提出了一种 SoC 的 JTAG 片上调试系统虚拟验证环境. 在该验证环境中, 利用 DPI 将软件调试器集成到验证过程中, 可完成 RTL 级的 JTAG 调

试接口仿真与验证. 该方法能够将 FPGA 原型验证发现的调试系统错误提前到系统仿真验证阶段, 缩短了系统周期和提高了验证效率.

2 基于 ARM 核芯片的调试系统

2.1 典型调试系统

一个完整的 SoC 调试系统通常包括调试主机、调试协议转换器、目标芯片三个部分. 调试主机运行调试软件, 并通过协议转换器和目标系统进行通信. 调试软件用于发出高层的调试命令, 如设置断点、访问内存等, 是调试系统和用户的接口. 协议转换器(又称调试代理)负责将主机发出的调试命令转换成符合 JTAG 协议的串行命令或数据, 接收来自目标芯片的串行命令或数据. 图 1 为调试系统的结构

框图。

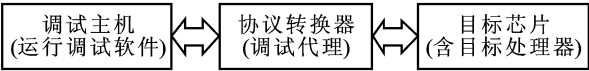


图 1 基于 ARM 核目标芯片的典型调试系统

2.2 ARM7 CPU 核的扫描链和调试原理

ARM 系列处理器是通过 JTAG 接口使用内部集成的 ICE 功能^[4]，并采用这种方式实现在线调试。为了支持底层的调试，ARM7TDMI 处理器提供了硬件上的扩展。这些扩展包括：停止程序的运行、检查和修改 ARM7TDMI 的内核状态、观察和修改内存、恢复程序的运行。ARM7TDMI 的结构如图 2 所示^[5]。ARM7TDMI 处理器主要包括三大部分：ARM 主处理器逻辑、嵌入式 ICE-RT 逻辑、TAP 控制器。ARM7TDMI 提供了 4 条扫描链：扫描链 0~3。在调试时，基于 ARM 核的目标芯片执行调试软件发过来的串行命令或数据，通过扫描链把 ARM（或 THUMB）指令插入到 ARM7TDMI 的指令流水线当中去执行。通过插入特定 ARM（或 THUMB）指令，可以检查、保存或者改变内核和系统的状态，并发出符合 JTAG 协议的串行数据。

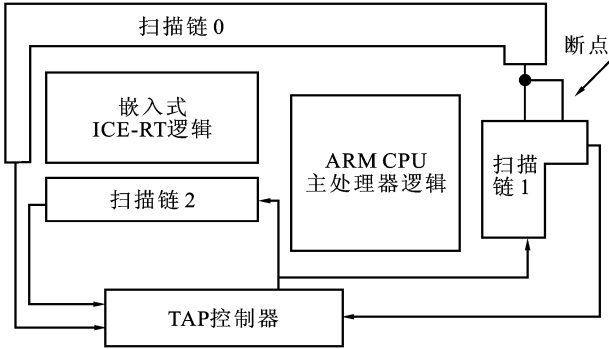


图 2 ARM7TDMI 处理器结构

2.3 ARM 核目标芯片的 GDB 调试器

ARM 核主机的调试软件主要有 ARM 公司的 AXD、符合 ARM RDI 接口的第三方软件、GNU 的 GDB (GNU Debugger)。其中，GDB 是一种功能强大的通用调试器，它支持丰富的调试命令与多种编程语言。GDB 主要功能有：控制被调试程序的运行；设置断点和观察点；源码级调试；读写被调试程序运行时的内存和寄存器；远程调试。

GDB 和远程目标之间采用远程串行调试通讯协议 (RSP) 进行通信。RSP 协议定义了消息的读和写的格式，并且控制应用程序的调试。GDB 运行在开发机上，开发机和目标系统通过串口、网口等通信接口进行连接。

GDB 支持多个平台，其程序框架具有很高的移植性和模块化特性。但 GDB 调试器远程调试不支持嵌入式系统所用的 JTAG 调试，为了使得 GDB 支持 JTAG 调试，必须二次开发。GDB 通过目标命令 (target) 来调用不同的调试方案。因此，增加一个中间软件 JTAG 调试代理，GDB 通过 target 命令和 JTAG 调试代理进行通信。JTAG 调试软件与 GDB 调试器同时运行在主机上。图 3 是基于 GDB 的 ARM 核目标芯片 JTAG 调试系统结构^[6-7]。

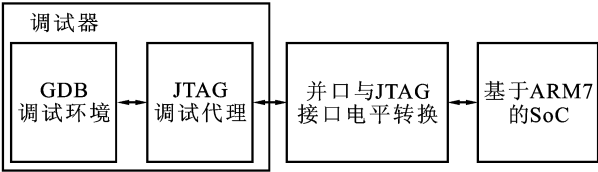


图 3 基于 GDB 的 ARM SoC 的 JTAG 调试系统

3 调试系统的验证环境

3.1 验证环境的结构

调试系统验证环境如图 4 所示，该环境在 U-NIX 环境中运行。验证 Testbench 模拟实际的目标机，包括目标 SoC、外部存储器、时钟、复位等，采用 RTL 代码及其它行为模型描述。集成调试环境为软件调试器，包括 GDB 调试器、JTAG 调试代理、虚拟并口驱动、共享内存区。为了实现验证 Testbench 和集成调试环境的连接，文中基于 SystemVerilog DPI 编写了一个调试 DPI 外壳。通过 DPI，SystemVerilog 可以调用所有的 C/C++/SystemC 的功能函数，实现对共享内存区的数据访问。

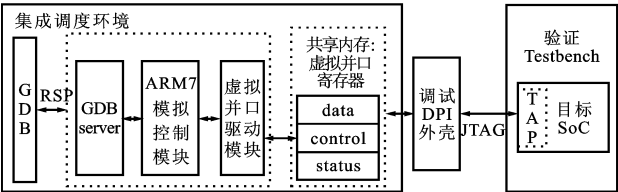


图 4 片上调试功能的验证环境

3.2 JTAG 调试代理

JTAG 调试代理主要完成与 GDB 调试器的通信。JTAG 调试代理解析 RSP 包后，根据 GDB 调试器所发出的调试命令进行处理。在取得相应调试信息时封装为 RSP 格式将之传送给 GDB 调试器，完成各类调试命令的支持。另一方面，对目标机内核的任何操作最终都将转化成为对 TAP 状态机的一系列操作。因此，JTAG 调试软件还将 GDB 调试器的调试命令信息转换成相应的 JTAG 指令组合，包括

TAP 状态机的状态转换、内核扫描链的操作、数据和指令寄存器的读写、以及对并口的读写操作。

JTAG 调试代理由三部分组成: (1) GDBServer 模块; (2) ARM7 模拟控制模块; (3) 虚拟并口驱动模块。GDBserver 模块的功能有: ①接收来自 GDB 的调试信息, 完成 RSP 包的解析, 并将调试命令送至 ARM7 模拟控制模块; ②从 ARM7 模拟控制模块获取调试信息, 并将其封装成 RSP 格式发给 GDB 调试器。GDBserver 模块通过 Socket 接口完成 GDB 与 JTAG 通讯软件间通信。ARM7 模拟控制器模块主要负责控制 ARM7 SoC 系统。虚拟并口驱动模块, 负责与共享内存区的虚拟并口寄存器进行数据交换。虚拟并口寄存器主要设置了三个寄存器: data register、control register 及 status register。

3.3 验证 Testbench 的设计

验证 Testbench 采用 SystemVerilog 语言实现, 验证 Testbench 结构如图 5 所示。在仿真顶层程序中, 首先实例化目标芯片的顶层和片外存储器等外部环境, 然后用系统函数 \$readmem 读入功能仿真程序的十六进制文件(.dat)。CPU 核是经过 VMC (Verilog Module Compiler) 编译后的模型, 可以模拟 CPU 的全部功能并能够运行指令集。VMC 是由 Synopsys 开发的一种全功能的 SmartModel 仿真模型, SmartModel 是一种标准集成电路的二进制行为模型库, 分为全功能模型 (Full Functional Models, FFM s) 和总线功能模型 (Bus-Functional Models, BFM s)。VMC 属于 FFM s, 是将 Verilog 的源代码编译为受保护的可执行文件, 并通过仿真工具所具备的 SWIFT 接口调用这种模型, 可以结合 Verilog 或 VHDL 语言一起进行仿真。外设及 AMBA 总线采用 Verilog 实现的 RTL 代码。

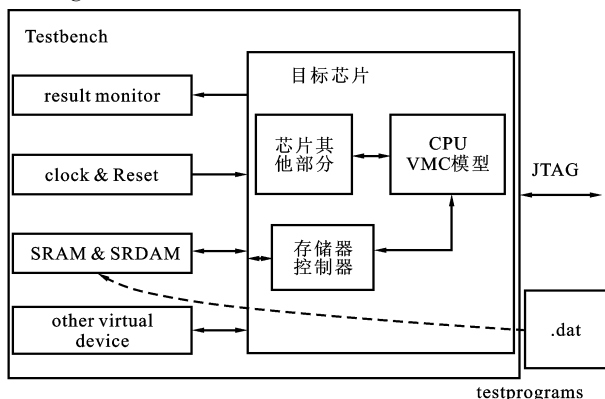


图 5 验证 Testbench 的结构

3.4 调试 DPI 外壳

Verilog 语言采用 PLI 与 C 语言进行交互, 但其

调用复杂, 且有可能降低仿真性能。SystemVerilog 的 DPI 取消了在传统 Verilog 语言中对 PLI 调用方面的要求。DPI 允许直接调用 C 程序, 被调用的 C 语言程序中也允许直接调用 Verilog 函数或任务。它通过使用简单的 import 声明把 C 函数名导入到 Verilog 语言中实现, 该声明包括函数名和变元的原型。

在调试验证环境中, 用 C 语言开发了一组程序, 以实现对接口内存区的访问。在调试外壳中, 使用简单的 import 声明把 C 函数导入到 SystemVerilog 中。C 语言函数声明后, 调用 C 语言函数实现与共享内存数据。调试 DPI 外壳和验证 Testbench 一起采用 VCS 进行编译。

3.5 验证过程

仿真软件采用 Synopsys 公司的 VCS 软件。该软件是编译器、仿真器和其它一些工具组成的工具集。调试 DPI 必须编译并链接到 Verilog 仿真器。

仿真中, GDB 界面把数据写到内存中的虚拟并口数据区, TAP 中调用调试 DPI 外壳从这个数据区中交换数据, 这样就在仿真器上实现了与主机调试软件的通信。GDB 本身支持源码级调试, 只要调试代理正确地实现了 GDB 远程调试协议, 本验证系统就可实现源码级调试。

4 结束语

文中设计了一种基于 SystemVerilog DPI 和 GDB 已有调试功能的 SOC 调试系统验证环境。利用该平台, 在 RTL 仿真验证时便可以进行通过 JTAG 对基于 ARM 核的 SoC 进行调试, 这使对 SoC 的调试从以往的 FPGA 验证可提前到 RTL 仿真验证阶段进行, 可有效缩短集成 SoC 设计周期, 并提高 SoC 验证效率。

参考文献:

- [1] 任彧, 孙康, 周旭. CK. Core 嵌入式 CPU 调试器设计[J]. 微电子学与计算机, 2004, 21(12): 38-41.
- [2] 韩可, 邓中亮, 施乐宁, 等. 针对 JTAG 调试的 RTL 验证环境设计原理[J]. 电子测量技术, 2008, 31(1): 72-76.
- [3] Standard for system verilog— unified hardware design, specification, and verification language[S]. IEEE Std, 1800-2005.
- [4] 金辉, 华斯亮, 张铁军, 等. 基于 JTAG 标准的处理器片上调试的分析与实现[J]. 微电子学与计算机, 2007, 24(6): 116-121.

(下转第 123 页)



(a) 补偿前图像的差值 (b) 补偿后图像的差值

图3 实验结果

可以明显的看出,在补偿之后图像的相似度提高了,其稳定性也提高了.峰值信噪比(PSNR)可作为评定图像质量的品质因子,定义如下:

$$\text{PSNR}(S_1, S_0) = 10 \times \log \frac{255^2}{\text{MSE}(S_1, S_0)} \quad (6)$$

将其程序移植到TMS320DM642上进行实验,其实时性达到了很好的满足,稳像精度还不是很好,需要进行程序优化,以便达到更好的效果.

5 结束语

文中采用TI公司的TMS320DM642芯片完成了基于图像Harris角点检测的特征点跟踪的电子稳像系统,使DM642处理芯片和稳像算法特性充分结合,稳像效果较好,达到了实时性处理的要求,具

有一定的实用价值.

参考文献:

- [1] 朱娟娟,郭宝龙.电子稳像的特征点跟踪算法[J].光学学报,2006,26(4):516-521.
- [2] 赵万金,龚声蓉,刘纯平,等.一种自适应的Harris角点检测算法[J].计算机工程,2008,34(10):212-214.
- [3] 朱玉文,王俊,贾云得.一种基于特征跟踪的图像稳定方法[J].北京理工大学学报,2003,23(5):596-600.
- [4] 郭雷,高世伟,杜亚琴,等.改进的基于LMA算法的电子稳像技术[J].微电子学与计算机,2008,25(8):76-79.
- [5] 陈志方,张艳宁,杨将林,等.一种改进的SUSAN算法[J].微电子学与计算机,2007,24(11):142-144.
- [6] 古勇军,吴乐华,穆巍炜.基于DM642的运动估计算法的研究与实现[J].微计算机信息,2008,24(3/2):203-204.

作者简介:

李慧娟 女,(1983-),硕士研究生.研究方向为图像处理和电子稳像.

郭宝龙 男,(1962-),教授,博士生导师,AAAS国际会员,中国电子学会高级会员.研究方向为神经网络与模式识别、电路与系统、图像处理与图像通信.

(上接第119页)

- [5] ARM Limited. ARM7TDMI technical reference manual [EB/OL]. [2009-02-19]. <http://infocenter.arm.com/help/topic/com.arm.doc.ddi0210/DDI0210B.pdf>.
- [6] 许彤,王朋宇,黄海林,等.嵌入式处理器在片调试功能的验证[J].计算机辅助设计与图形学学报,2007,19(4):502-507.
- [7] 沈沙,沈伯,章倩苓.一种带有流水线追踪器的JTAG ICE调试电路设计[J].微电子学与计算机,2004,21

(7):139-142.

作者简介:

虞致国 男,(1979-),博士,高级工程师.研究方向为系统芯片设计.

魏敬和 男,(1970-),博士后,高级工程师.研究方向为系统芯片设计.